



**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

федеральное государственное бюджетное образовательное учреждение
высшего образования
«ИРКУТСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»
ФГБОУ ВО «ИГУ»

Кафедра радиопизики и радиоэлектроники



УТВЕРЖДАЮ

Декан Буднев Н.М.

Рабочая программа дисциплины

Наименование дисциплины **Б1.В.13 Программируемые логические интегральные
схемы**

Направление подготовки **09.03.02 Информационные системы и технологии**

Направленность (профиль) подготовки **Электронный и программный инжиниринг**

Квалификация выпускника **бакалавр**

Форма обучения **очная**

Согласовано с УМК физического факультета

Протокол № 49 от «26» марта 2025 г.

Председатель Буднев Н.М.

Рекомендовано кафедрой радиопизики и
радиоэлектроники:

Протокол № 8 от «24» февраля 2025 г.

Зав. кафедрой Колесник С.Н.

Иркутск 2025 г.

Содержание

I. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ.....	3
II. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП ВО.....	3
III. ТРЕБОВАНИЯ К РЕЗУЛЬТАТАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ	3
IV. СОДЕРЖАНИЕ И СТРУКТУРА ДИСЦИПЛИНЫ.....	6
4.1. Содержание дисциплины, структурированное по темам, с указанием видов учебных занятий и отведенного на них количества академических часов.....	6
4.2. План внеаудиторной самостоятельной работы обучающихся по дисциплине	8
4.3. Содержание учебного материала	10
4.3.1. Перечень семинарских, практических занятий и лабораторных работ	10
4.3.2. Перечень тем (вопросов), выносимых на самостоятельное изучение студентами в рамках самостоятельной работы (СРС)	11
4.4. Методические указания по организации самостоятельной работы студентов	11
4.5. Примерная тематика курсовых работ	13
V. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ.....	14
VI. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ	15
6.1. Учебно-лабораторное оборудование:	15
6.2. Программное обеспечение:	15
6.3. Технические и электронные средства:	15
VII. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ.....	15
VIII. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ.....	17

I. ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

Цели:

- Формирование у студентов представления о структуре и принципах функционирования современных устройств цифровой электроники на базе FPGA;
- Формирование у студентов профессиональных компетенций в области разработки алгоритмов обработки сигналов на языке описания аппаратуры.

Задачи:

- Изучение языка описания аппаратуры HDL Verilog;
- Изучение архитектуры современных FPGA;
- Получение практических навыков работы с программным обеспечением САПР для проектирования, моделирования и анализа логических схем цифровой электроники на языке описания аппаратуры.

II. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП ВО

2.1. Учебная дисциплина (модуль) «Программируемые логические интегральные схемы» относится к части, формируемой участниками образовательных отношений «Блок 1. Дисциплины (модули)».

Дисциплина «Программируемые логические интегральные схемы» предназначена для студентов, изучающих основы цифровой техники, архитектуры электронных устройств. Она обеспечивает понимание принципов работы, проектирования и применения программируемых логических устройств, таких как FPGA, а также формирует навыки разработки цифровых систем с использованием современных средств автоматизации проектирования.

2.2. Для изучения данной учебной дисциплины (модуля) необходимы знания, умения и навыки, формируемые предшествующими дисциплинами:

- Информатика;
- Численные методы и программирование;
- Компьютерная обработка данных экспериментальных исследований;
- Алгоритмы и основы программирования;
- Основы радиоэлектроники;
- Радиотехнические цепи и сигналы;
- Основы построения компьютерных систем;
- Основы цифровой электроники и схемотехники;
- Электричество, магнетизм и волновая оптика.

2.3. Перечень последующих учебных дисциплин, для которых необходимы знания, умения и навыки, формируемые данной учебной дисциплиной:

- Промышленное программирование;
- Цифровая обработка сигналов;
- Цифровые системы передачи информации;
- Цифровые сигнальные процессоры.

III. ТРЕБОВАНИЯ К РЕЗУЛЬТАТАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Процесс освоения дисциплины направлен на формирование компетенций (элементов следующих компетенций) в соответствии с КРМ ТОП ИТ и ФГОС ВО по направлению подготовки 09.03.02 Информационные системы и технологии.

Перечень планируемых результатов обучения по дисциплине, соотнесенных с индикаторами достижения компетенций

Компетенция	Индикаторы компетенций	Результаты обучения
ПК-5.ИТК-ДРР-1. Способен разрабатывать программное обеспечение радиоэлектронных средств на языках высокого уровня	ПК-5.ИТК-ДРР-1.1. Разрабатывает исходные и исполняемые коды программного обеспечения высокого уровня в соответствии с заданными алгоритмами функционирования	ПК-5.ИТК-ДРР-1.1. 3-2. Знает технические характеристики и экономические показатели отечественных и зарубежных разработок в области специального и тестового/технологического программного обеспечения цифровой обработки сигналов, цифрового программного управления радиоэлектронными средствами на языках высокого уровня. ПК-5.ИТК-ДРР-1.1. 3-3. Знает методы и средства разработки специального и тестового/технологического программного обеспечения цифровой обработки сигналов, цифрового программного управления радиоэлектронными средствами на языках высокого уровня. ПК-5.ИТК-ДРР-1.1. 3-4. Знает основы схемотехники радиоэлектронных средств, современной отечественной и зарубежной элементной базы, в том числе сигнальные процессоры, контроллеры и программируемые логические интегральные схемы. ПК-5.ИТК-ДРР-1.1. У-1. Умеет разрабатывать встроенное специальное программное обеспечение цифровой обработки сигналов, цифрового программного управления на языках высокого уровня. ПК-5.ИТК-ДРР-1.1. У-2. Умеет разрабатывать тестовое и технологическое программное обеспечение на языках высокого уровня.
	ПК-5.ИТК-ДРР-1.2. Разрабатывает алгоритмы управления радиоэлектронными	ПК-5.ИТК-ДРР-1.2. 3-2. Знает технические характеристики и экономические показатели отечественных и зарубежных

	средствами на языках высокого уровня	разработок в области специального и тестового/технологического программного обеспечения цифровой обработки сигналов, цифрового программного управления радиоэлектронными средствами на языках высокого уровня. ПК-5.ИТК-ДРР-1.2. 3-3. Знает методы и средства разработки специального и тестового/технологического программного обеспечения цифровой обработки сигналов, цифрового программного управления радиоэлектронными средствами на языках высокого уровня. ПК-5.ИТК-ДРР-1.2. 3-4. Знает основы схемотехники радиоэлектронных средств, современной отечественной и зарубежной элементной базы, в том числе сигнальные процессоры, контроллеры и программируемые логические интегральные схемы. ПК-5.ИТК-ДРР-1.2. У-1. Умеет разрабатывать программные алгоритмы цифрового программного управления радиоэлектронными средствами.
--	---	---

IV. СОДЕРЖАНИЕ И СТРУКТУРА ДИСЦИПЛИНЫ

Трудоемкость дисциплины составляет 3 зачетных единицы, 108 часов, в том числе 8 часов на контроль.

Из них реализуется с использованием электронного обучения и дистанционных образовательных технологий 19 часов самостоятельной работы.

Форма промежуточной аттестации: зачет с оценкой.

4.1. Содержание дисциплины, структурированное по темам, с указанием видов учебных занятий и отведенного на них количества академических часов

№ п/п	Раздел дисциплины/тема	Семестр	Всего часов	Из них практическая подготовка обучающихся	Виды учебной работы, включая самостоятельную работу обучающихся, практическую подготовку и трудоемкость (в часах)			Самостоятельная работа	Форма текущего контроля успеваемости
					Контактная работа преподавателя с обучающимися				
					Лекция	Семинар/ Практическое, лабораторное занятие/	Консультация		
1	2	3	4	5	6	7	8	9	10
2	Раздел 1. Архитектура ПЛИС и языки описания аппаратуры HDL		49.5	-	10	30	0.5	9	
3	Тема 1. Простейшие ПЛИС. (ПЛИМ,PLD, PROM, PLA, PAL).	6	2	-	1	-	-	1	Устный опрос
4	Тема 2. Сложные PLD (CPLD)	6	2	-	1	-	-	1	Устный опрос
5	Тема 3. Архитектура ПЛИС типа FPGA.	6	8	-	2	4	-	2	Устный опрос, Защита ЛР
6	Тема 4. Языки описания аппаратуры HDL. Verilog.	6	17	-	4	10	-	3	Устный опрос, Защита ЛР
7	Тема 5. Базовые комбинационные блоки в FPGA. Verilog.	6	20	-	2	16		2	Устный опрос, Защита ЛР

8	<i>Раздел 2. Проектирование в ПЛИС схем цифровой электроники.</i>		50.5	-	10	30	0.5	10	
9	Тема 6. Многоуровневая комбинационная логика	6	4	-	1	2	-	1	Устный опрос, Защита ЛР
10	Тема 7. Арифметические комбинационные блоки. Ускоренные переносы	6	6	-	1	4	-	1	Устный опрос, Защита ЛР
11	Тема 8. Защелки, триггеры, регистры, счетчики.	6	6	-	1	4	-	1	Устный опрос, Защита ЛР
12	Тема 9. Регистровый файл. Стек. Очередь.	6	6	-	1	4	-	1	Устный опрос, Защита ЛР
13	Тема 10. Конечные автоматы Мили и Мура.	6	10	-	2	6	-	2	Устный опрос, Защита ЛР
14	Тема 11. Связь с периферийными устройствами.	6	10	-	2	6	-	2	Устный опрос, Защита ЛР
15	Тема 12. Концепция конвейерной обработки.	6	8	-	2	4	-	2	Устный опрос, Защита ЛР

4.2. План внеаудиторной самостоятельной работы обучающихся по дисциплине

Семестр	Название раздела, темы	Самостоятельная работа обучающихся			Оценочное средство	Учебно-методическое обеспечение самостоятельной работы
		Вид самостоятельной работы	Сроки выполнения (неделя семестра)	Трудоемкость (час.)		
Раздел 1. Архитектура ПЛИС и языки описания аппаратуры HDL			1-9	9		
6	Тема 1. Простейшие ПЛИС. (ПЛИМ,PLD, PROM, PLA, PAL).	Для овладения знаниями: чтение учебной литературы, чтение дополнительной литературы, использование аудио- и видеозаписей, компьютерной техники и интернета Для закрепления и систематизации знаний: работа с конспектом лекций, ответы на контрольные вопросы	1	1	Устный опрос	Источники из перечня литературы; Самостоятельный поиск литературы на образовательных ресурсах, доступные по логину и паролю, предоставляемым Научной библиотекой ИГУ
6	Тема 2. Сложные PLD (CPLD).		2	1		
6	Тема 3. Архитектура ПЛИС типа FPGA.	Для овладения знаниями: чтение учебной литературы, чтение дополнительной литературы, использование аудио- и видеозаписей, компьютерной техники и интернета Для закрепления и систематизации знаний: работа с конспектом лекций, оформление отчетов по лабораторным работам, ответы на контрольные вопросы Для формирования умений: подготовка портфолио	3	2	Защита ЛР, устный опрос	
6	Тема 4. Языки описания аппаратуры HDL. Verilog.		4-8	3		
6	Тема 5. Базовые комбинационные блоки в FPGA. Verilog.		9-10	2		

Раздел 2. Проектирование в ПЛИС схем цифровой электроники.			10-20	10		
6	Тема 6. Многоуровневая комбинационная логика	Для овладения знаниями: чтение учебной литературы, чтение дополнительной литературы, использование аудио- и видеозаписей, компьютерной техники и интернета Для закрепления и систематизации знаний: работа с конспектом лекций, оформление отчетов по лабораторным работам, ответы на контрольные вопросы Для формирования умений: подготовка портфолио	11	1	Защита ЛР, устный опрос	Источники из перечня литературы; Самостоятельный поиск литературы на образовательных ресурсах, доступные по логину и паролю, предоставляемым Научной библиотекой ИГУ
6	Тема 7. Арифметические комбинационные блоки. Ускоренные переносы		12	1		
6	Тема 8. Защелки, триггеры, регистры, счетчики.		13	1		
6	Тема 9. Регистровый файл. Стек. Очередь.		14	1		
6	Тема 10. Конечные автоматы Мили и Мура.		15-16	2		
6	Тема 11. Связь с периферийными устройствами.		17-18	2		
6	Тема 12. Концепция конвейерной обработки.		19-20	2		
Общая трудоемкость самостоятельной работы по дисциплине (час)				19		
Из них объем самостоятельной работы с использованием электронного обучения и дистанционных образовательных технологий (час)				19		
Бюджет времени самостоятельной работы, предусмотренный учебным планом для данной дисциплины (час)				19		

4.3. Содержание учебного материала

Трудоемкость дисциплины (з.е.)	3
Наименование основных разделов (модулей)	Раздел 1. Архитектура ПЛИС и языки описания аппаратуры HDL Раздел 2. Проектирование в ПЛИС схем цифровой электроники
Формы текущего контроля	Устный опрос, лабораторная работа
Форма промежуточной аттестации	Зачет с оценкой

4.3.1. Перечень семинарских, практических занятий и лабораторных работ

№ п/н	№ раздела и темы	Наименование семинаров, практических и лабораторных работ	Трудоемкость (час.)		Оценочные средства	Формируемые компетенции
			Всего часов	Из них практическая подготовка		
1	2	3	4	5	6	7
2	3	Архитектура ПЛИС типа FPGA.	4		Защита ЛР	ПК-5.ИТК-ДРР-1.
3	4	Языки описания аппаратуры HDL. Verilog.	10		Защита ЛР	ПК-5.ИТК-ДРР-1.
4	5	Базовые комбинационные блоки в FPGA. Verilog.	16		Защита ЛР	ПК-5.ИТК-ДРР-1.
5	6	Многоуровневая комбинационная логика	2		Защита ЛР	ПК-5.ИТК-ДРР-1.
6	7	Арифметические комбинационные блоки. Ускоренные переносы	4		Защита ЛР	ПК-5.ИТК-ДРР-1.
7	8	Защелки, триггеры, регистры, счетчики.	4		Защита ЛР	ПК-5.ИТК-ДРР-1.
8	9	Регистровый файл. Стек. Очередь.	4		Защита ЛР	ПК-5.ИТК-ДРР-1.
9	10	Конечные автоматы Мили и Мура.	6		Защита ЛР	ПК-5.ИТК-ДРР-1.
10	11	Связь с периферийными устройствами.	6		Защита ЛР	ПК-5.ИТК-

						ДРР-1.
11	12	Концепция конвейерной обработки.	4		Защита ЛР	ПК-5.ИТК-ДРР-1.

4.3.2. Перечень тем (вопросов), выносимых на самостоятельное изучение студентами в рамках самостоятельной работы (СРС)

№ п/п	Тема	Задание	Формируемая компетенция	ИДК
1	2	3	4	5
1	Простейшие ПЛИС. (ПЛИМ, PLD, PROM, PLA, PAL).	Повторение и углубленное изучение учебного материала лекции с использованием конспекта лекций, литературы, Интернет - ресурсов	ПК-5.ИТК-ДРР-1.	ПК-5.ИТК-ДРР-1.1. ПК-5.ИТК-ДРР-1.2.
2	Сложные PLD (CPLD).			
3	Архитектура ПЛИС типа FPGA.			
4	Языки описания аппаратуры HDL. Verilog.			
5	Базовые комбинационные блоки в FPGA. Verilog.			
6	Многоуровневая комбинационная логика	Повторение и углубленное изучение учебного материала лекции с использованием конспекта лекций, литературы, Интернет - ресурсов	ПК-5.ИТК-ДРР-1.	ПК-5.ИТК-ДРР-1.1. ПК-5.ИТК-ДРР-1.2.
7	Арифметические комбинационные блоки. Ускоренные переносы			
8	Защелки, триггеры, регистры, счетчики.			
9	Регистровый файл. Стек. Очередь.			
10	Конечные автоматы Мили и Мура.			
11	Связь с периферийными устройствами.			
12	Концепция конвейерной обработки.			

4.4. Методические указания по организации самостоятельной работы студентов

Самостоятельная работа студентов является одним из обязательных видов образовательной деятельности, обеспечивающей реализацию требований Федеральных государственных стандартов высшего образования. Согласно требованиям нормативных документов самостоятельная работа студентов является обязательным компонентом образовательного процесса, так как она обеспечивает закрепление получаемых на лекционных занятиях знаний путем приобретения навыков осмысления и расширения их содержания, навыков решения актуальных проблем формирования общекультурных и профессиональных компетенций, научно-исследовательской деятельности, подготовки к

семинарам, лабораторным работам, сдаче зачетов и экзаменов. Самостоятельная работа студентов представляет собой совокупность аудиторных и внеаудиторных занятий и работ. Самостоятельная работа в рамках образовательного процесса в вузе решает следующие задачи:

- закрепление и расширение знаний, умений, полученных студентами во время аудиторных и внеаудиторных занятий, превращение их в стереотипы умственной и физической деятельности;
- приобретение дополнительных знаний и навыков по дисциплинам учебного плана;
- формирование и развитие знаний и навыков, связанных с научно-исследовательской деятельностью;
- развитие ориентации и установки на качественное освоение образовательной программы;
- развитие навыков самоорганизации;
- формирование самостоятельности мышления, способности к саморазвитию, самосовершенствованию и самореализации;
- выработка навыков эффективной самостоятельной профессиональной теоретической, практической и учебно-исследовательской деятельности.

Подготовка к лекции. Качество освоения содержания конкретной дисциплины прямо зависит от того, насколько студент сам, без внешнего принуждения формирует у себя установку на получение на лекциях новых знаний, дополняющих уже имеющиеся по данной дисциплине. Время на подготовку студентов к двухчасовой лекции по нормативам составляет не менее 0,2 часа.

Подготовка к лабораторному занятию. Подготовка к лабораторному занятию включает следующие элементы самостоятельной деятельности: четкое представление цели и задач его проведения; выделение навыков умственной, аналитической, научной деятельности, которые станут результатом предстоящей работы. Выработка навыков осуществляется с помощью получения новой информации об изучаемых процессах и с помощью знания о том, в какой степени в данное время студент владеет методами исследовательской деятельности, которыми он станет пользоваться на занятии. Подготовка к нередко требует подбора материала, данных и специальных источников, с которыми предстоит учебная работа. Студенты самостоятельно осуществляют поиск соответствующих источников, определяют актуальность конкретного исследования процессов и явлений, выделяют основные способы доказательства авторами научных работ ценности того, чем они занимаются. В ходе самого занятия студенты сначала представляют найденные ими варианты формулировки актуальности исследования, обсуждают их и обосновывают свое мнение о наилучшем варианте. Время на подготовку к лабораторному занятию по нормативам составляет не менее 0,2 часа.

Подготовка к зачету. Самостоятельная подготовка к зачету должна осуществляться в течение всего семестра. Подготовка включает следующие действия: перечитать все лекции, а также материалы, которые готовились к лабораторным занятиям в течение семестра, соотнести эту информацию с вопросами, которые даны к зачету, если информации недостаточно, ответы находят в предложенной преподавателем литературе. Рекомендуется делать краткие записи. Время на подготовку к зачету по нормативам составляет не менее 4 часов.

Формы внеаудиторной самостоятельной работы

Разработка проекта (индивидуального, группового). Цель самостоятельной работы: развитие способности прогнозировать, проектировать, моделировать. Проект —

«ограниченное во времени целенаправленное изменение отдельной системы с установленными требованиями к качеству результатов, возможными рамками расхода средств и ресурсов и специфической организацией». Выполнение задания: 1) диагностика ситуации (проблематизация, целеполагание, конкретизация цели, форматирование проекта); 2) проектирование (уточнение цели, функций, задач и плана работы; теоретическое моделирование методов и средств решения задач; детальная проработка этапов решения конкретных задач; пошаговое выполнение запланированных проектных действий; систематизация и обобщение полученных результатов, конструирование предполагаемого результата, пошаговое выполнение проектных действий); 3) рефлексия (выяснение соответствия полученного результата замыслу; определение качества полученного продукта; перспективы его развития и использования).

Предполагаемые результаты самостоятельной работы: готовность студентов использовать знание современных проблем науки и образования при решении образовательных и профессиональных задач; готовность использовать индивидуальные креативные способности для оригинального решения исследовательских задач; способность прогнозировать, проектировать, моделировать.

Информационный поиск. Цель самостоятельной работы: развитие способности к проектированию и преобразованию учебных действий на основе различных видов информационного поиска. Информационный поиск — поиск неструктурированной документальной информации. Список современных задач информационного поиска: решение вопросов моделирования; классификация документов; фильтрация, классификация документов; проектирование архитектур поисковых систем и пользовательских интерфейсов; извлечение информации (аннотирование и реферирование документов); выбор информационно-поискового языка запроса в поисковых системах. Содержание задания по видам поиска: поиск библиографический — поиск необходимых сведений об источнике и установление его наличия в системе других источников. Ведется путем разыскания библиографической информации и библиографических пособий (информационных изданий); поиск самих информационных источников (документов и изданий), в которых есть или может содержаться нужная информация; — поиск фактических сведений, содержащихся в литературе, книге (например, об исторических фактах и событиях, о биографических данных из жизни и деятельности писателя, ученого и т. п.). Выполнение задания:

- 1) определение области знаний;
- 2) выбор типа и источников данных;
- 3) сбор материалов, необходимых для наполнения информационной модели;
- 4) отбор наиболее полезной информации;
- 5) выбор метода обработки информации (классификация, кластеризация, регрессионный анализ и т.д.);
- 6) выбор алгоритма поиска закономерностей;
- 7) поиск закономерностей, формальных правил и структурных связей в собранной информации;
- 8) творческая интерпретация полученных результатов.

Планируемые результаты самостоятельной работы: способность студентов решать стандартные задачи профессиональной деятельности на основе информационной и библиографической культуры с применением информационно-коммуникационных технологий и с учетом основных требований информационной безопасности; готовность использовать знание современных проблем науки и образования при решении образовательных и профессиональных задач.

4.5. Примерная тематика курсовых работ

Выполнение курсовых работ не предусмотрено учебным планом

V. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

а) перечень литературы

1. Смирнов М.С. Разработка и отладка цифровых устройств на основе микросхем FPGA Intel: учеб.пособие /М.С.Смирнов. – 2-е изд. – Москва: IPR MEDIA, 2024, – 236с. – ISBN 978-5-4497-3151-7 (20 экз)
2. Цифровой синтез: практический курс / под общ.ред. А. Ю. Романова, Ю. В. Панчула. – М.: ДМК Пресс, 2020. – 556 с. –ISBN 978-5-97060-850-0
3. Шоломов, Лев Абрамович. Основы теории дискретных логических и вычислительных устройств [Электронный ресурс] : учеб.пособие / Л. А. Шоломов. - Электрон.текстовые дан. - Москва : Лань, 2011. - 429 с. - ЭБС "Лань". - неогранич. доступ. - ISBN 978-5-8114-1197-9 : 749.98 р.
4. Пухальский, Г. И. Проектирование цифровых устройств [Электронный ресурс] / Г. И. Пухальский, Т. Я. Новосельцева. - Электрон.текстовые дан. - Санкт-Петербург : Лань, 2012. - 896 с. - ЭБС "Лань". - неогранич. доступ. - ISBN 978-5-8114-1265-5 : Б. ц.
5. Монаков, А. А. Математическое моделирование радиотехнических систем [Электронный ресурс] / А. А. Монаков. - Электрон.текстовые дан. - Москва : Лань", 2016. - ЭБС "Лань". - неогранич. доступ. - ISBN 978-5-8114-2188-6 : Б. ц.
6. Вайнштейн, Ю. В. Математическая логика и теория алгоритмов [Электронный ресурс] : учебное пособие / Ю. В. Вайнштейн, Т. Г. Пенькова, В. И. Вайнштейн. - Электрон.текстовые дан. - Красноярск : СФУ, 2019. - 110 с. - ЭБС "Лань". - Неогранич. доступ. - ISBN 978-5-7638-4076-6 : Б. ц.
7. Хайнеман, Р. Визуальное моделирование электронных схем в PSPICE. [Электронный ресурс] : учеб.пособие — Электрон. дан. — М. : ДМК Пресс, 2009. — 336 с. (Режим доступа: ЭБС "Лань". - Неогранич. доступ). <https://e.lanbook.com/book/890>

б) периодические издания

нет

в) базы данных, информационно-справочные и поисковые системы

нет

г) список авторских методических разработок:

В рамках дисциплины предусмотрено использование учебных кейсов, разработанных совместно с промышленными партнёрами программы (ООО НПФ «Форус», ООО «Иркутская нефтяная компания», ООО «СИЛА Юнион», ООО «Зеон», ИСЗФ СО РАН»).

В соответствии с п. 4.3.4. ФГОС ВО, обучающимся в течение всего периода обученияобеспечен неограниченный доступ (удаленный доступ) к электронно-библиотечнымсистемам:

— Открытая электронная база ресурсов и исследований «Университетскаяинформационная система РОССИЯ» [Электронный ресурс] : сайт. – Режим доступа:<http://uisrussia.msu.ru> бессрочный

— Государственная информационная система «Национальная электроннаябиблиотека» [Электронный ресурс] : сайт. – Режим доступа: <http://нэб.рф>. бессрочный

— Научная электронная библиотека «ELIBRARY.RU» [Электронный ресурс] : сайт. - Контракт № 148 от 23.12.2020 г. Акт от 24.12.2020 г. Срок действия по 31.12.2022 г. –Режим доступа: <http://elibrary.ru/>

— ЭБС «Издательство Лань». Контракт № 04-Е-0346 от 12.11.2021 г. № 976 от14.11.2021 г. Срок действия по 13.11.2022 г. – Режим доступа: <https://www.e.lanbook.com>

— ЭБС ЭЧЗ «Библиотех». Государственный контракт № 019 от 22.02.2011 г. ООО «Библиотех». Лицензионное соглашение к Государственному контракту № 019 от 22.02.2011. Срок действия: бессрочный. – Режим доступа: <https://isu.bibliotech.ru/>

— ЭБС «Рукопт» ЦКБ «Бибком». № 04-Е-0343 от 12.11.2021 г. Акт № 6К-5195 от 14.11.2021 г. Срок действия по 13.11.2022 г. – Режим доступа: <http://rucont.ru>

— ЭБС «Айбукс.ру/ibooks.ru» ООО «Айбукс». Контракт № 04-Е-0344 от 12.11.2021 г.; Акт от 14.11.2021 г. Срок действия по 13.11.2022 г. – Режим доступа: <http://ibooks.ru>

— Электронно-библиотечная система «ЭБС Юрайт». ООО «Электронное издательство Юрайт». Контракт № 04-Е-0258 от 20.09.2021 г. Контракт № 04-Е-0258 от 20.09.2021 г. Срок действия по 17.10.2022 г. – Режим доступа: <https://urait.ru>

— УБД ИВИС. Контракт № 04-Е-0347 от 12.11.2021 г. Акт от 15.11.2021 г. Срок действия с 01.01.2022 по 31.12.2022 г. – Режим доступа: <http://dlib.eastview.com>

— Электронная библиотека ИД Гребенников. Контракт № 04-Е-0348 от 12.11.2021 г.; Акт № 348 от 15.11.2021 г. Срок действия с 01.01.2022 по 31.12.2022 – Режим доступа: <http://grebennikon.ru>

VI. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. Учебно-лабораторное оборудование:

Компьютерная лаборатория для проведения лабораторных занятий, оснащенная вычислительной техникой, специальным ПО и свободным доступом в сеть Internet. 15 комплектов отладочных плат ПЛИС “Altera”.

Материалы: раздаточный иллюстративный материал по теме лабораторных занятий в бумажном и электронном видах.

6.2. Программное обеспечение:

№	Наименование программного продукта	Кол-во	Обоснование для пользования ПО	Срок действия права пользования
1	QuartusPrimeLiteEdition 17.0	15	Тип лицензии: Бесплатная	Тип лицензии: Бессрочная
2	ModelSimAlteraEdition	15	Тип лицензии: Бесплатная	Тип лицензии: Бессрочная
3	IcarusVerilog	15	Тип лицензии: Бесплатная	Тип лицензии: Бессрочная
4	GTKWave	15	Тип лицензии: Бесплатная	Тип лицензии: Бессрочная

6.3. Технические и электронные средства:

Методической системой преподавания предусмотрено использование технических и электронных средств обучения и контроля знаний студентов: мультимедийные презентации, фрагменты фильмов.

VII. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

При реализации программы данной дисциплины используются различные образовательные технологии, в том числе электронное обучение и дистанционные образовательные технологии.

Проблемное обучение	Создание в учебной деятельности проблемных ситуаций и организация активной самостоятельной деятельности учащихся по их разрешению, в результате чего происходит творческое овладение знаниями, умениями, навыками, развиваются мыслительные способности.
Разноуровневое обучение	У преподавателя появляется возможность помогать слабому, уделять внимание сильному, реализуется желание сильных учащихся быстрее и глубже продвигаться в образовании. Сильные учащиеся утверждают в своих способностях, слабые получают возможность испытывать учебный успех, повышается уровень мотивации учения.
Проектные методы обучения	Работа по данной методике дает возможность развивать индивидуальные творческие способности учащихся, более осознанно подходить к профессиональному и социальному самоопределению
Исследовательские методы в обучении	Дает возможность учащимся самостоятельно пополнять свои знания, глубоко вникать в изучаемую проблему и предполагать пути ее решения, что важно при формировании мировоззрения. Это важно для определения индивидуальной траектории развития каждого обучающегося
Лекционно-лабораторно-зачетная система	Данная система дает возможность сконцентрировать материал в блоки и преподносить его как единое целое, а контроль проводить по предварительной подготовке обучающихся
Информационно-коммуникационные технологии	Изменение и неограниченное обогащение содержания образования, использование интегрированных курсов, доступ в ИНТЕРНЕТ.

Наименование тем занятий с использованием активных форм обучения:

№	Тема занятия	Вид занятия	Форма/ Методы интерактивного обучения	Кол-во часов
1	Простейшие ПЛИС. (ПЛИМ, PLD, PROM, PLA, PAL)	Лекция	Дебаты по технологиям	0,5
2	Языки описания аппаратуры HDL. Verilog.	Лабораторная работа	Парное программирование	2
3	Базовые комбинационные блоки в FPGA. Verilog.	Лабораторная работа	CodeReview	2
4	Конечные автоматы Мили и Мура.	Лабораторная работа	Постморт проекта	2
5	Связь с периферийными устройствами.	Лабораторная работа	Технические демо	2

VIII. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

Контроль качества освоения дисциплины (модуля) включает в себя текущий контроль успеваемости и промежуточную аттестацию шестом семестре. Текущий контроль успеваемости и промежуточная аттестация проводятся в целях установления соответствия достижений обучающихся требованиям образовательной программы к результатам обучения и формирования компетенций.

8.1.Оценочные средства для текущего контроля

Текущий контроль успеваемости – основной вид систематической проверки знаний, умений, навыков обучающихся. Задача текущего контроля – оперативное и регулярное управление учебной деятельностью обучающихся на основе обратной связи и корректировки.

Текущий контроль реализуется при устном опросе и защите лабораторных работ. Текущий контроль направлен на выявление сформированности компетенции ПК-1 и ПК-2.

№ п/п	Вид контроля	Контролируемые темы (разделы)	Компетенции, компоненты которых контролируются
1	Устный опрос	Простейшие ПЛИС. (ПЛИМ, PLD, PROM, PLA, PAL). Сложные PLD (CPLD). Архитектура ПЛИС типа FPGA. Языки описания аппаратуры HDL. Verilog. Базовые комбинационные блоки в FPGA. Verilog. Многоуровневая комбинационная логика. Арифметические комбинационные блоки. Ускоренные переносы. Защелки, триггеры, регистры, счетчики. Регистровый файл. Стек. Очередь. Конечные автоматы Мили и Мура. Связь с периферийными устройствами. Концепция конвейерной обработки.	ПК-5.ИТК-ДРР-1. ПК-5.ИТК-ДРР-1.1. ПК-5.ИТК-ДРР-1.2.
2	Защита лабораторных работ	Архитектура ПЛИС типа FPGA. Языки описания аппаратуры HDL. Verilog. Базовые комбинационные блоки в FPGA. Verilog. Многоуровневая комбинационная логика. Арифметические комбинационные блоки. Ускоренные переносы. Защелки, триггеры, регистры, счетчики.	ПК-5.ИТК-ДРР-1. ПК-5.ИТК-ДРР-1.1. ПК-5.ИТК-ДРР-1.2

		Регистровый файл. Стек. Очередь. Конечные автоматы Мили и Мура. Связь с периферийными устройствами. Концепция конвейерной обработки.	
--	--	---	--

Для реализации текущего контроля используется балльно-рейтинговая система оценки, принятая в университете.

За посещение каждого лекционного занятия дается 0,5 балла (максимум 20 часов*0,5 балла = 10 баллов, 1 балл за каждую пару лекций).

Максимальное количество баллов за выполнение лабораторных работ (ЛР) с последующей защитой составляет 80 баллов.

Возможны «премиальные» баллы (до 10), которые могут быть добавлены студенту за успешную работу во время активных форм обучения; высокое качество выполненных работ, досрочную защиту лабораторных работ и т.д.

Разные лабораторные работы имеют различную сложность и время выполнения, поэтому оцениваются в разное количество баллов.

Максимальная оценка в баллах за защиту лабораторной работы.

Наименование лабораторных работ	Максимальный балл
Архитектура ПЛИС типа FPGA.	2
Языки описания аппаратуры HDL. Verilog.	10
Базовые комбинационные блоки в FPGA. Verilog.	12
Многоуровневая комбинационная логика	4
Арифметические комбинационные блоки. Ускоренные переносы	8
Защелки, триггеры, регистры, счетчики.	8
Регистровый файл. Стек. Очередь.	8
Конечные автоматы Мили и Мура.	10
Связь с периферийными устройствами.	12
Концепция конвейерной обработки.	10

Параметры оценочного средства для защиты лабораторных работ, в % от максимального количества баллов за работу.

Критерии оценки	Оценка / баллы			
	Отлично 76-100 %	Хорошо 51-75%	Удовлетв. 25-50%	Неудовл. 0 %
Выполнение заданий	Работа выполнена в полном объеме. Полностью и корректно оформлен отчет, сделаны выводы. При защите показано всестороннее и глубокое знание	Работа выполнена в полном объеме. В целом отчет оформлен корректно, сделаны выводы, но имеются незначительные недостатки. При защите студент показывает понимание материала,	Работа выполнена в полном объеме. Отчет оформлен полностью. Имеются замечания по оформлению, выводы сделаны не полностью. При защите - суждения	Работа выполнена в неполном объеме, например, имеются ошибки в реализации логических схем, невозможно запрограммировать ПЛИС созданным кодом. Отчет не оформлен или отчет оформлен со значительными

	материала.	приводит примеры, но испытывает затруднения с выводами, однако достаточно полно отвечает на дополнительные вопросы.	поверхностны, содержат ошибки, примеры не приводятся, ответы на дополнительные вопросы не уверенные.	замечаниями, выводы не полные, при защите студент с трудом формулирует свои мысли, не приводит примеры, не дает ответа на дополнительные вопросы
--	------------	---	--	--

Примеры оценочных средств для текущего контроля.

Типовые вопросы устного опроса:

1. Что такое ПЛМ и как он отличается от других программируемых логических устройств?
2. Чем PROM отличается от других типов программируемых устройств?
3. Объясните принцип работы PLA и в чем его преимущества.
4. Какие особенности характерны для PAL и как он реализует логические функции?
5. В чем основные различия между PROM и PAL по архитектуре и применению?
6. Какие типы логических элементов используются в CPLD и как они связаны между собой?
7. Какие методы оптимизации используют при проектировании CPLD для повышения скорости и уменьшения потребления энергии?
8. Что такое логический блок (CLB) в архитектуре FPGA и из каких элементов он состоит?
9. Как работают LUT (Look-UpTables) и какую роль они выполняют в FPGA?
10. Опишите основное предназначение встроенной памяти (block RAM) внутри FPGA.
11. Объясните разницу и особенности использования reg, wire в Verilog.
12. Объясните роль и особенности использования generate блоков при проектировании многоразовых компонентов.
13. Что такое «asserts» в Verilog и SystemVerilog? Как они помогают в верификации?
14. Как реализовать в Verilog блок, который моделирует задержки (например, задержки передачи сигнала)?
15. Как структурировать сложные логические выражения для повышения читаемости и удобства моделирования?
16. В чем заключается разница между моделированием арифметических операций с помощью операторов и с помощью структурных описаний?
17. Какие методы тестирования и верификации применимы для арифметических блоков?
18. В чём разница между знаковой (signed) и беззнаковой (unsigned) арифметикой в Verilog?
19. Чем отличается моделирование регистров с синхронным и асинхронным сбросом?
20. Почему важно избегать создания непредвиденных защёлок в Verilog-проекте?
21. Как работает счётчик с циклическим счетом (ringcounter)?
22. Каково назначение счётчика по коду Грея (Gray-codecounter)?
23. Каким образом защитить счётчик от неправильных начальных условий и сбоя работы?
24. Какова структура типичного регистрового файла?
25. В чем отличие синхронного и асинхронного регистрового файла?
26. Как организовать доступ к нескольким регистрам одновременно?
27. В чем разница между обычным и кольцевым буфером?

28. Какие шаги включает проектирование конечного автомата в Verilog?
29. Какие стадии проектирования автомата Мура проходят при проектировании?
30. Какие трудности могут появиться при проектировании автомата Мура?
31. Что такое GPIO (GeneralPurposeInputOutput) и как он реализуется в Verilog?
32. Как реализовать UART-интерфейс на Verilog?
33. Какие требования предъявляются к проектированию интерфейса USB на Verilog?
34. Что такое «hazards» в конвейерной обработке, и какие их виды существуют?
35. Как управлять ситуациями, когда одна из стадий конвейера задерживается или происходит конфликт ресурсов?

Типовые вопросы для защиты лабораторных работ:

1. Объясните принцип моделирования мультиплексора в Verilog и приведите пример кода.
2. Как реализовать в Verilog приоритетные и не приоритетные схемы выбора (например, приоритетный шифратор)?
3. Система приоритета операторов в Verilog.
4. Объясните, как моделировать логические элементы (AND, OR, NOT) в Verilog?
5. В чем заключается разница между моделированием в структурном и поведенческом стилях для комбинационных блоков?
6. Как проверить корректность работы комбинационных блоков в тестбенче? Какие методы тестирования наиболее эффективны?
7. Какие типичные ошибки допускают при моделировании комбинационных блоков в Verilog и как их избегать?
8. Объясните использование операторов case и if-else при моделировании комбинационных блоков. В чем их преимущества и ограничения?
9. Что делает этот оператор SystemVerilog: result = | (data[15:0] & 16'hC820).
10. Какой оператор можно использовать для описания нескольких элементов аппаратуры?
11. Как моделировать мультिवыборочные схемы с помощью case в Verilog, обеспечивая при этом приоритетность и избегая неопределенных состояний?
12. В чем отличие между описанием комбинационных блоков с помощью assign и always @*?
13. Как реализовать в Verilog цепочку логических элементов с учетом возможных задержек и временных характеристик?
14. Какие подходы используют для моделирования и тестирования комбинационных блоков с учетом возможных условий гонки и неопределенных состояний?
15. Как реализовать простую операцию сложения в Verilog с использованием оператора '+'?
16. Как организовать проверку переполнения при выполнении арифметических операций?
17. Как моделировать в Verilog защёлку типа D? Какие особенности синтаксиса при описании?
18. Чем отличается моделирование регистров с синхронным и асинхронным сбросом?
19. Как реализовать в Verilog счётчик с возможностью двунаправленного счета?
20. С помощью каких операторов можно описывать логику, сохраняющую состояние?
21. Как правильно задать границы стека при его реализации на Verilog?
22. Как реализовать стек с защитой от переполнения на Verilog?
23. Какие события происходят при попытке извлечь элемент из пустой очереди?
24. Как реализуется классическая очередь FIFO на Verilog?
25. Какие ключевые конструкции Verilog используются для реализации конечных автоматов?
26. Какую роль играет блок always при проектировании конечных автоматов?

27. Какие инструменты и методики тестирования связи с периферийными устройствами применяются в Verilog?
28. Как обеспечить совместимость периферийных устройств с основной системой в Verilog?
29. В каких случаях для реализации регулярных схем можно использовать и циклы, и конструкцию generate? Когда можно использовать только конструкцию generate?
30. Какие основные компоненты входят в организацию конвейера в HDL-модели?

8.2.Оценочные средства для промежуточной аттестации (в форме зачета с оценкой).

Промежуточная аттестация в форме зачета с оценкой направлена на проверку сформированности компетенций. В течение семестра за выполнение заданий текущего контроля студенту начисляются баллы и в конце семестра баллы суммируются для вычисления рейтинга студента. Для реализации промежуточного контроля используется балльно-рейтинговая система оценки, принятая в университете.

Студент допускается к промежуточной аттестации, если его рейтинг составляет 60 баллов и более. Зачет выставляется автоматически по сумме баллов, полученных при изучении дисциплины.

Параметры оценочного средства для аттестации в форме зачета с оценкой.

Итоговый семестровый рейтинг	Академическая оценка
60-69 баллов	«удовлетворительно»
70-85 баллов	«хорошо»
86-100 баллов	«отлично»

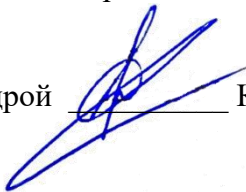
Разработчик:



доцент, Семенов А.Л.

Программа составлена в соответствии с требованиями КРМ ТОП ИТ и ФГОС ВО по направлению и профилю подготовки **09.03.02 Информационные системы и технологии**.

Программа рассмотрена на заседании кафедры радиофизики и радиоэлектроники «24» февраля 2025 г. протокол № 8

И.О. зав. кафедрой  Колесник С.Н.

Настоящая программа не может быть воспроизведена ни в какой форме без предварительного письменного разрешения кафедры-разработчика программы.